



Πανεπιστήμιο Δυτικής Μακεδονίας
Τμήμα Μηχανικών Πληροφορικής & Τηλεπικοινωνιών

Ψηφιακή Σχεδίαση

Ενότητα 12: Σύνοψη Θεμάτων

Δρ. Μηνάς Δασυγένης

mdasyg@ieee.org

Εργαστήριο Ψηφιακών Συστημάτων και Αρχιτεκτονικής
Υπολογιστών

<http://arch.ict.e.uowm.gr/mdasyg>



Άδειες Χρήσης

- Το παρόν εκπαιδευτικό υλικό υπόκειται σε άδειες χρήσης Creative Commons.
- Για εκπαιδευτικό υλικό, όπως εικόνες, που υπόκειται σε άλλου τύπου άδειας χρήσης, η άδεια χρήσης αναφέρεται ρητώς.



Χρηματοδότηση

- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στα πλαίσια του εκπαιδευτικού έργου του διδάσκοντα.
- Το έργο «**Ανοικτά Ψηφιακά Μαθήματα στο Πανεπιστήμιο Δυτικής Μακεδονίας**» έχει χρηματοδοτήσει μόνο τη αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «Εκπαίδευση και Δια Βίου Μάθηση» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.



Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



Σκοπός της ενότητας

- Ανακεφαλαίωση των προηγούμενων μαθημάτων.



Κεφάλαιο 1: Δυαδικά Συστήματα (1)

- Δυαδικοί Αριθμοί.
- Μετατροπή αριθμών σε μορφές με άλλη βάση.
- Οκταδικοί και δεκαεξαδικοί αριθμοί.
- Συμπληρώματα.
- Αφαίρεση με συμπληρώματα.
- Δυαδικοί αριθμοί με πρόσημο.



Κεφάλαιο 1: Δυαδικά Συστήματα (2)

- Δυαδικοί Κώδικες (BCD, GRAY, ASCII).
- Κώδικας ανίχνευσης λαθών (ισοτιμία).
- Δυαδική λογική.
- Λογικές Πύλες.



Κεφάλαιο 2: Άλγεβρα Boole και Λογικές Πύλες

- Βασικά θεωρήματα και ιδιότητες της άλγεβρας Boole.
- Υλοποίηση λογικών συναρτήσεων με πύλες.
- Συμπλήρωμα συναρτήσεων.
- Κανονικές και πρότυπες μορφές.
- Fanout, Fanin, Κρίσιμο μονοπάτι, Καθυστέρηση διάδοσης.



Κεφάλαιο 3: Ελαχιστοποίηση σε επίπεδο τιμών

- Ελαχιστοποίηση συνάρτησης με K-χάρτη
- Πρωτεύοντες & θεμελιώδεις όροι.
- Απλοποίηση σε μορφή αθροίσματος γινομένων και σε μορφή γινόμενο αθροισμάτων.
- Συνθήκες αδιαφόρου τιμής.
- Υλοποίηση με πύλες NAND, NOR.
- Περιττή και άρτια συνάρτηση.
- Δημιουργία και έλεγχος ισοτιμίας.



Κεφάλαιο 4: Συνδυαστική Λογική (1)

- Ανάλυση συνδυαστικών κυκλωμάτων.
- Σχεδιασμός συνδυαστικών κυκλωμάτων.
- Δυαδικός αθροιστής – αφαιρέτης.
- Ημιαθροιστής - Πλήρης αθροιστής.
- Γεννήτρια Πρόβλεψης Κρατουμένου.
- Δυαδικός αφαιρέτης – Υπερχείλιση.
- Δεκαδικός αθροιστής – Αθροιστής BCD.
- Δυαδικός πολλαπλασιαστής.
- Συγκριτής μεγέθους.



Κεφάλαιο 4: Συνδυαστική Λογική (2)

- Αποκωδικοποιητής.
- Αποπλέκτης (αποκωδικοποιητής + επιτ.).
- Υλοποίηση συνάρτησης με αποκωδικοποιητής.
- Κωδικοποιητής (απλός / προτεραιότητας).
- Πολυπλέκτης.
- Υλοποίηση συνάρτησης με πολυπλέκτη.



Κεφάλαιο 5: Σύγχρονη Ακολουθιακή Λογική (1)

- Μανδαλωτές SR, S'R', D.
- Flip Flop D, JK, T.
- Ανάλυση Ακολουθιακών κυκλωμάτων με ρολόι.
- Εξίσωση – Πίνακας – Διάγραμμα καταστάσεων.
- Ανάλυση με D flip-flop.
- Ανάλυση με JK flip-flop.
- Ανάλυση με T flip-flop.



Κεφάλαιο 5: Σύγχρονη Ακολουθιακή Λογική (2)

- Ελαχιστοποίηση καταστάσεων.
- Κωδικοποίηση καταστάσεων.
- Σύνθεση με D flip-flop.
- Σύνθεση με JK flip-flop.
- Σύνθεση με T flip-flop.



Κεφάλαιο 6: Καταχωρητές & Μετρητές

- Καταχωρητής με παράλληλη φόρτωση.
- Καταχωρητής ολίσθησης.
- Σειριακή πρόσθεση.
- Μετρητής ριπής.
- Μετρητής ριπής BCD.
- Δυαδικός μετρητής (σύγχρονος).
- Μετρητής BCD.
- Μετρητής δακτυλίου.



Κεφάλαιο 7: Μνήμη και Προγραμματίσιμη Λογική (1)

- Μνήμη τυχαίας προσπέλασης.
- Λειτουργίες γραφής και ανάγνωσης.
- Κυματομορφές χρονισμού.
- Τύποι μνημών: SRAM / DRAM.
- Αποκωδικοποίηση μνήμης.
- Ταυτόχρονη αποκωδικοποίηση.
- Ανίχνευση & Διόρθωση Λαθών (Hamming).
- Μνήμη ανάγνωσης μόνο.



Κεφάλαιο 7: Μνήμη και Προγραμματίσιμη Λογική (2)

- Υλοποίηση συνδυαστικών κυκλωμάτων με ROM.
- Υλοποίηση με PLA.
- Υλοποίηση με PAL.



Πιθανά Θέματα (1)

- Υλοποίηση λογικής συνάρτησης με
 - SoP
 - PoS
 - Αποκωδικοποιητή
 - Πολυπλέκτη
 - NAND
 - NOR
 - ROM
 - PLA
 - PAL



Πιθανά Θέματα (2)

- Ανίχνευση και Διόρθωση λαθών.
 - Διόρθωση σφαλμάτων σε δοσμένη σειρά από bit.
 - Υπολογισμό bit ισοτιμίας.



Πιθανά Θέματα (3)

- Σχεδιασμός κυκλώματος για ανίχνευση σειράς απο bit (ακολουθίας).
 - Με D flip-flop.
 - Με JK flip-flop.



Πιθανά Θέματα (4)

- Σχεδιασμός μετρητή συγκεκριμένης ακολουθίας.



Πιθανά Θέματα (5)

- Ιεραρχικός σχεδιασμός.
 - Συνδυασμός διαθέσιμων μονάδων για κατασκευή μεγαλύτερης μονάδας.



Πιθανά Θέματα (6)

- Ανάλυση ακολουθιακού / συνδυαστικού κυκλώματος.
 - Εξαγωγή των εξισώσεων.
 - Δημιουργία πίνακα αληθείας.
 - Κατασκευή διαγράμματος καταστάσεων.



Πιθανά Θέματα (7)

- Σχεδιασμός ακολουθιακού κυκλώματος από διάγραμμα καταστάσεων.
 - Με JK flip-flop.
 - Με D flip-flop.
 - Με T flip-flop.
- Σχεδιασμός ακολουθιακού κυκλώματος από εξισώσεις καταστάσεων.



Τέλος Ενότητας



ΕΠΙΧΕΙΡΗΣΙΑΚΟ ΠΡΟΓΡΑΜΜΑ
ΕΚΠΑΙΔΕΥΣΗ ΚΑΙ ΔΙΑ ΒΙΟΥ ΜΑΘΗΣΗ
ανάπτυξη στην κοινωνία της γνώσης
ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ
Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης

