

ΠΑΝΕΠΙΣΤΗΜΙΟ ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ  
ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΤΗΛΕΠΙΚΟΙΝΩΝΙΩΝ

Λειτουργικά Συστήματα, 4<sup>ο</sup> Εξάμηνο  
Ψηφιακή Σχεδίαση II, 4<sup>ο</sup> Εξάμηνο

Νικόλας Κυπαρισσάς, 414

Υπεύθυνοι Καθηγητές: Δρ. Μηνάς Δασυγένης, Δρ. Κωσταντίνος Σιώζιος

# P O N G

Υλοποίηση στην Xilinx Spartan 3A fpga



Η εργασία αυτή αποτελεί εργασία εξαμήνου για τα μαθήματα Λειτουργικά Συστήματα και Ψηφιακή Σχεδίαση II του 4<sup>ου</sup> Εξαμήνου.

## « Hello World »

Η εργασία ξεκίνησε ως ομαδική, σε συνεργασία με τον συμφοιτητή Παππά Αλέξανδρο (AEM 443). Με την βοήθεια των εργαλείων της Xilinx υλοποιήσαμε έναν μικροεπεξεργαστή Microblaze και εμφανίσαμε στην κονσόλα του SDK το μήνυμα «Hello World», έτσι ώστε να εξοικειωθούμε με τα εργαλεία και τις πλακέτες.

Για περισσότερες πληροφορίες ανατρέξτε στην αντίστοιχη αναφορά του φοιτητή Παππά Αλέξανδρου (AEM 443).

## PONG

### Εισαγωγή

Το επόμενο βήμα του project αφορούσε την υλοποίηση του hardware του arcade παιχνιδιού pacman στην πλακέτα Spartan 3A της Xilinx. Το project αποτέλεσε μία πρόκληση μιας και το υλικό που είχε δοθεί ήταν δημιουργημένο για να τρέχει στην πλακέτα Spartan 3E της Xilinx, η οποία «φοράει» ένα μεγαλύτερο fpga.

Στην αρχή προσπαθήσαμε να το υλοποιήσουμε ομαδικά, αλλά δεν τα καταφέραμε λόγω των δυσκολιών που θα περιγραφούν παρακάτω. Τα χρονικά περιθώρια στένευαν οπότε και χωριστήκαμε, ούτως ώστε να δουλεύουμε παράλληλα τα δύο projects: Linux σε fpga και υλοποίηση του hardware του pacman. Λόγω του ιδιαίτερου ενδιαφέροντος μου ως προς τον μικροεπεξεργαστή Z80 της Zilog, ήθελα με ιδιαίτερο ζήλο να συνεχίσω το project μέχρι να πετύχει.

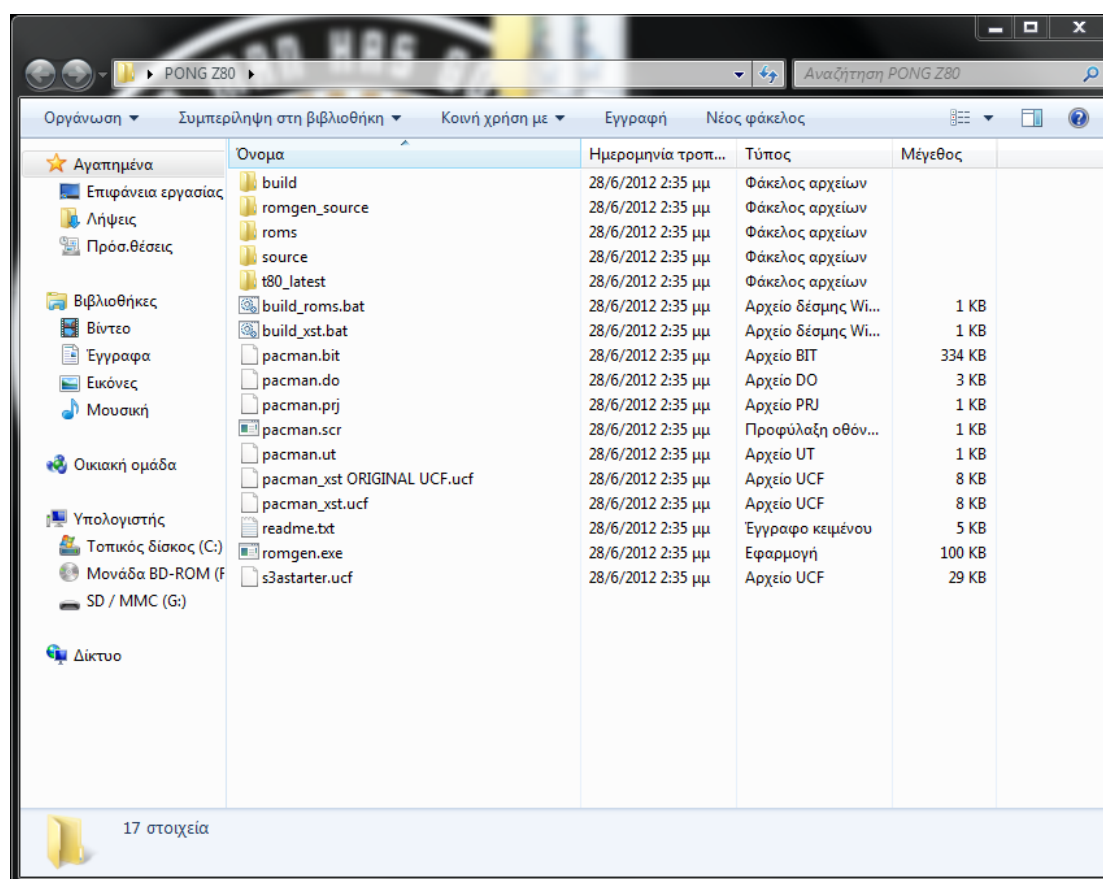
## Βήματα που ακολουθήθηκαν και δυσκολίες που αντιμετωπίστηκαν

Το πρώτο βήμα είναι να κατεβάσουμε από το διαδίκτυο την υλοποίηση του hardware για την πλακέτα Spartan 3E της Xilinx. Η υλοποίηση αυτή έχει δημιουργηθεί από τον MikeJ του διαδικτυακού τόπου [www.fpgaarcade.com](http://www.fpgaarcade.com) και «φοράει» τον μικροεπεξεργαστή Z80 που έχει υλοποιήσει σε VHDL ο Daniel Wallner.

Στην εργασία χρησιμοποιήσαμε την έκδοση 0004 η οποία είναι και η τελευταία που έχουν δημοσιεύσει στην ιστοσελίδα αυτή μέχρι αυτή τη στιγμή. Η έκδοση 0004 μπορεί να βρεθεί σε αυτή την διεύθυνση:

[http://www.fpgaarcade.com/pacman/pacman\\_rel004\\_sp3e.zip](http://www.fpgaarcade.com/pacman/pacman_rel004_sp3e.zip)

Ανοίγοντας τον συμπιεσμένο αυτόν φάκελο θα δείτε τα παρακάτω περιεχόμενα του καταλόγου:

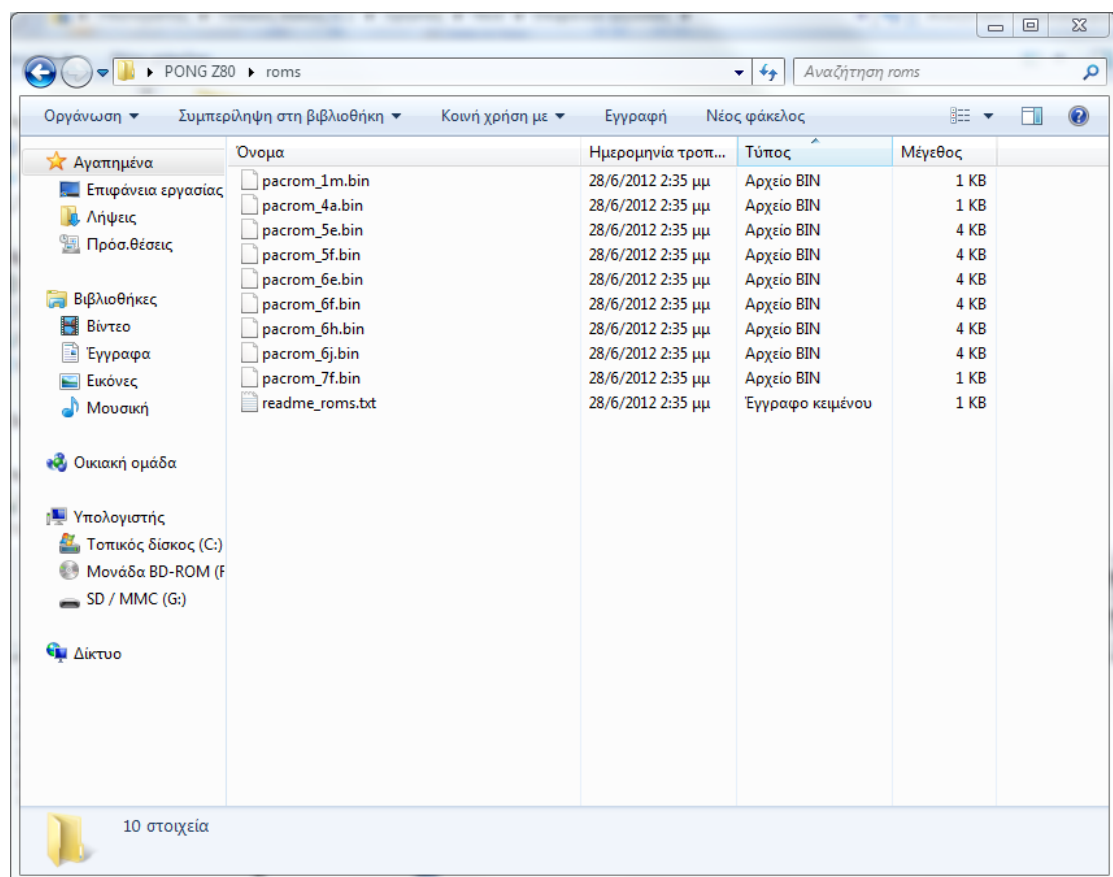


Να σημειώσουμε ότι τα αρχεία "s3astarter.ucf" και "pacman\_xst ORIGINAL UCF.ucf" και ο υποφάκελος "build" δεν βρίσκονται στον φάκελο. Το "s3astarter.ucf" είναι το πρότυπο constraints file της πλακέτας Spartan 3A, και το "pacman\_xst ORIGINAL UCF.ucf" είναι το default "pacman\_xst.ucf", το οποίο ήταν γραμμένο για την πλακέτα Spartan 3E και το προσαρμόσαμε στην πλακέτα Spartan 3A όπως θα περιγράψουμε παρακάτω. Ο φάκελος "build" θα δημιουργηθεί στην πορεία.

Το πρώτο πράγμα που πρέπει να προσέξουμε είναι οι δύο χαρακτηριστικοί φάκελοι “t80\_latest” και “roms”.

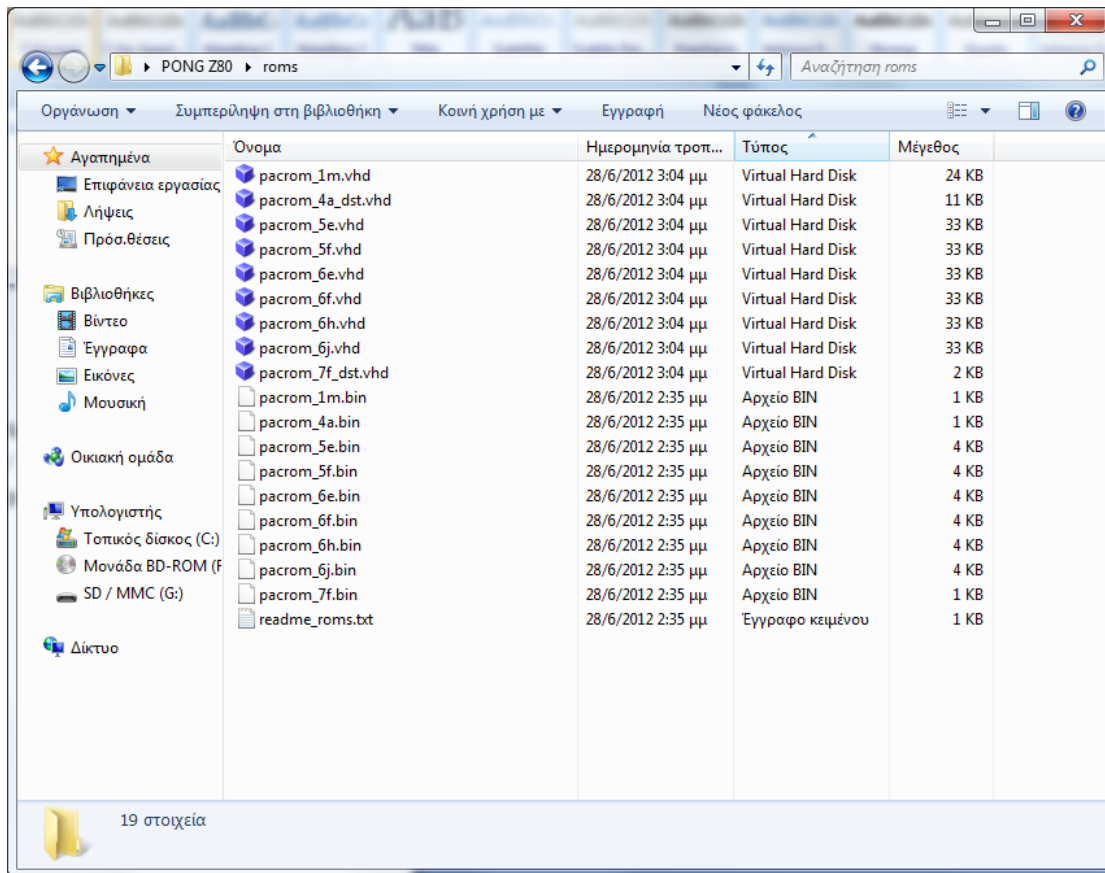
Ο φάκελος “t80\_latest” περιέχει τον μικροεπεξεργαστή T80, αντίγραφο του Z80 υλοποιημένο σε VHDL από τον Daniel Wallner.

Ο φάκελος “roms” περιέχει τα δυαδικά αρχεία τα οποία περιέχουν το τι θα τρέξει ο επεξεργαστής. Τα αρχεία τα οποία υπάρχουν στον κατάλογο αυτόν εμπεριέχουν τον κώδικα για την υλοποίηση του παιχνιδιού “Pong”. Μπορούμε ανα πάσα στιγμή να αλλάξουμε αυτά τα αρχεία με οποιαδήποτε .bin που περιέχουν κώδικα κατάλληλο για τον Z80 έτσι ώστε ο επεξεργαστής να τα τρέξει, π.χ. θα μπορούσαμε εκεί να έχουμε τα αρχεία rom για το παιχνίδι pacman.



Πίσω στον γενικό φάκελο, βλέπουμε δύο εκτελέσιμα: το “build\_roms.bat” και το “build\_xst.bat”.

Αν τρέξουμε το “build\_roms.bat”, το εκτελέσιμο θα δημιουργήσει με την βοήθεια των αρχείων .bin του καταλόγου “roms” τα VHDL αρχεία που περιέχουν τον κώδικα που θα τρέξει ο μικροεπεξεργαστής:



Το επόμενο βήμα είναι να τρέξουμε το εκτελέσιμο “build\_xst.bat”, αλλά πρώτα πρέπει να προσαρμόσουμε το “racman\_xst.ucf” το οποίο είναι γραμμένο για την πλακέτα Spartan 3E, έτσι ώστε να αντιστοιχίσει τις εισόδους και εξόδους του κώδικα VHDL με τα αντίστοιχα pins της Spartan 3A.

Οι αλλαγές στο αρχείο “racman\_xst.ucf” γίνονται αντικαθιστώντας τα pins του fpga Spartan 3E με τα αντίστοιχα pins του πρότυπου ucf “s3astarter.ucf” τα οποία έχουν ίδιο όνομα, δηλαδή τα αντίστοιχα pins του fpga Spartan 3A.

Για παράδειγμα:

Το pin που ρυθμίζει τον οριζόντιο συγχρονισμό του ελεγκτή VGA στο αρχικό ucf “pacman\_xst.ucf” που βρισκόταν στον κατάλογο ήταν ως εξής ρυθμισμένο για να λειτουργήσει στην Spartan 3E:

```
NET O_HSYNC          LOC = "F15" | IOSTANDARD = LVTTTL | DRIVE = 8 | SLEW = FAST ;
```

Όπως βλέπουμε, η περιγραφή του pin αποτελείται από δύο μέρη: το όνομά του (πράσινο), το σε ποιο pin αντιστοιχεί στην πλακέτα, και τις ρυθμίσεις λειτουργίας του(κόκκινο).

Ψάχνοντας το αντίστοιχο pin στο πρότυπο ucf “s3astarter.ucf” της πλακέτας Spartan 3A, πρέπει να έχουμε στο νου μας ότι το όνομα του pin δεν είναι απαραίτητα το ίδιο. Η γραμμή που αντιστοιχεί στο pin αυτό είναι ως εξής:

```
NET "VGA_HSYNC"     LOC = "C11" | IOSTANDARD = LVCMOS33 | DRIVE = 8 | SLEW = FAST ;
```

Έτσι, η αντίστοιχη γραμμή του αρχείου “pacman\_xst.ucf” πρέπει να διαμορφωθεί ως εξής:

```
NET O_HSYNC          LOC = "C11" | IOSTANDARD = LVCMOS33 | DRIVE = 8 | SLEW = FAST ;
```

Να σημειωθεί ότι η αντιστοίχιση που χρησιμοποίησα για τους διαύλους των διευθύνσεων και των δεδομένων του μικροεπεξεργαστή δεν είναι η μοναδική σωστή. Τα pins μπορούν να αντιστοιχιστούν με οποιοδήποτε συνδυασμό στην μνήμη, αρκεί να μην συμπίπτουν δύο pins του αρχείου στο ίδιο pin της πλακέτας.

Τέλος, η αλλαγή που πρέπει να γίνει οπωσδήποτε στο αρχείο “pacman\_xst.ucf” είναι στην πρώτη γραμμή: πρέπει να θέσουμε το σωστό μοντέλο του fpga. Για να το πετύχουμε αυτό, αντικαθιστούμε την γραμμή “CONFIG PART = XC3S500E-FG320-4 ;” με την γραμμή “CONFIG PART = XC3S700A-FG484-4 ;”.

Τώρα είμαστε έτοιμοι να εκτελέσουμε το “build\_xst.bat”. Μετά την επιτυχή εκτέλεση του προγράμματος αυτού, δημιουργείται ο φάκελος “build” ο οποίος περιέχει όλα τα αρχεία που χρειαζόμαστε για να δημιουργήσουμε το bitstream με τα εργαλεία της Xilinx:

- Τα αρχεία VHDL για την υλοποίηση του μικροεπεξεργαστή Z80.
- Τα αρχεία VHDL για το τι θα τρέξει ο μικροεπεξεργαστής (roms).
- Το ucf που θα αντιστοιχίσει τις εισόδους/εξόδους του επεξεργαστή με τα pins της πλακέτας.

Με την γνωστή διαδικασία, δημιουργούμε με το εργαλείο “XST” το bitstream και το «φορτώνουμε» στην πλακέτα μέσω του εργαλείου “Impact”, αφού έχουμε συνδέσει στην κατάλληλη έξοδο της πλακέτας μία οθόνη.

### Οδηγίες – Χειρισμός

