



**ΠΑΝΕΠΙΣΤΗΜΙΟ
ΔΥΤΙΚΗΣ ΜΑΚΕΔΟΝΙΑΣ**

Ενσωματωμένα Συστήματα

Ενότητα: ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ Νο 7

Δρ. Μηνάς Δασυγένης

mdasyg@ieee.org

Τμήμα Μηχανικών Πληροφορικής και Τηλεπικοινωνιών

Εργαστήριο Ψηφιακών Συστημάτων και Αρχιτεκτονικής Υπολογιστών

<http://arch.ict.e.uowm.gr/mdasyg>

Άδειες Χρήσης

- Το παρόν εκπαιδευτικό υλικό υπόκειται σε άδειες χρήσης Creative Commons.
- Για εκπαιδευτικό υλικό, όπως εικόνες, που υπόκειται σε άλλου τύπου άδειας χρήσης, η άδεια χρήσης αναφέρεται ρητώς.



Χρηματοδότηση

- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στα πλαίσια του εκπαιδευτικού έργου του διδάσκοντα.
- Το έργο «**Ανοικτά Ψηφιακά Μαθήματα του Πανεπιστημίου Δυτικής Μακεδονίας**» έχει χρηματοδοτήσει μόνο τη αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «Εκπαίδευση και Δια Βίου Μάθηση» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



Περιεχόμενα

1.Σκοπός της άσκησης.....	4
2.Παραδοτέα	4
3.Οδηγίες εργαστηρίου	4
4.Εισαγωγικά	5
5.Εκπόνηση εργαστηρίου.....	5
5.1Εφαρμογή: Μεταφορά της τιμής ενός διακόπτη slide switch σε led εξόδου.....	5
5.2Εφαρμογή: Πολυπλέκτης 2 σε 1.....	7

1. Σκοπός της άσκησης

- Επανάληψη βασικών στοιχείων της γλώσσας περιγραφής υλικού VHDL.
- Απεικόνιση εφαρμογών πάνω σε FPGA της Xilinx, χρησιμοποιώντας το εργαλείο ISE Project Navigator.

(A) 2 ερωτήσεις

(C) 4 ασκήσεις/προγράμματα

2. Λίστα Παραδοτέων

- **Παραδοτέο C1:** Screenshot με το νέο project
- **Παραδοτέο C2:** Αρχείο UDF
- **Παραδοτέο C3:** Screenshots που δείχνουν την επιτυχή έκβαση του compilation
- **Παραδοτέο C4:** Screenshots που δείχνουν την επιτυχή έκβαση του compilation

3. Οδηγίες εργαστηρίου¹

Σε αυτό το εργαστήριο θα χρησιμοποιήσετε τα βήματα που αναφέρονται στο αρχείο “**Application mapping onto XILINX FPGAs with ISE.pdf**”, στα έγγραφα του εργαστηρίου, σε συνδυασμό με τις οδηγίες αυτού του φυλλαδίου.

Ένα μεγάλο μέρος του εργαστηρίου μπορεί να γίνει στο terminal server. Το μόνο τμήμα που δε μπορεί να γίνει είναι αυτό με τον προγραμματισμό της πλακέτας (2 φορές θα απαιτηθεί, αν όλα πάνε προσεκτικά και σύμφωνα με τις οδηγίες).

Αυτό το εργαστήριο είναι ατομικό. Όταν κάποιος φτάνει στο σημείο να προγραμματίσει την πλακέτα και βρίσκεται σε σταθμό εργασίας που δεν έχει συνδεδεμένη πλακέτα, τότε θα γίνεται αμοιβαία ανταλλαγή σταθμού εργασίας με κάποιον συνάδελφο που κάθεται σε σταθμό εργασίας με πλακέτα.

Απαιτείται όλοι να χρησιμοποιήσουν το terminal server, ώστε να μπορούν να μετακινηθούν όλοι χωρίς πρόβλημα και χωρίς να κλείσουν τα ανοιχτά προγράμματα τους.

Για μεταφορά αρχείων από το terminal server προς το σταθμό εργασίας με την πλακέτα, μπορείτε να χρησιμοποιείτε το NAS του Τμήματος.

13. Οι οδηγίες αφορούν αποκλειστικά το Τμήμα Μηχανικών Πληροφορικής & Τηλεπικοινωνιών του ΠΔΜ.

4. Εισαγωγικά

Πριν διαβάσετε το κείμενο πρέπει να έχετε υπόψιν τα παρακάτω:

- Η βασική πλακέτα που θα χρησιμοποιήσετε στο εργαστήριο είναι η **Spartan-3A Starter Kit** (υπάρχουν και κάποιες πλακέτες SPARTAN-3E)
- Κατά τον προγραμματισμό του FPGA με το bitstream που έχετε δημιουργήσει στο ISE Project Navigator, χρησιμοποιείτε το εργαλείο IMPACT. Σε αυτό το εργαλείο μόλις το ανοίξετε στο παράθυρο "Automatically create and save project", επιλέξτε "No", στη συνέχεια "create a new project (.ipf)", και έπειτα πατήστε "Οκ". Στο παράθυρο "Welcome to iMPACT" αφήστε τις επιλογές ως έχουν. Στην κενή επιφάνεια "Boundary Scan" κάντε δεξί click και επιλέξτε "Add Xilinx Device". Προσέξτε ότι σε περίπτωση που έχετε ήδη συνδεδεμένη την πλακέτα, εμφανίζονται οι συσκευές αυτόματα.

Στη συνέχεια αρκεί να κάνετε δεξί κλικ στην πρώτη συσκευή και να επιλέξετε **"assign new configuration file"** όπου θα επιλέξετε το .bit αρχείο.

- Για να προγραμματιστεί η πλακέτα, θα πρέπει κάποια jumpers να βρίσκονται σε συγκεκριμένες θέσεις (J46: No Jumpers (manual page 94), J1: 2 Jumpers με στόχο την επιλογή της Atmel Flash (manual page 93), J26: Jumpers on M2 and M1 (manual page 94), J23-25: Jumpers μεταξύ των 3 πρώτων ζευγών (SPI Header - JTAG Header).
- Συνδέστε την πλακέτα στον υπολογιστή σας με το καλώδιο USB καθώς και με το καλώδιο Serial (αν περιμένετε έξοδο από τη σειριακή θύρα, αναλόγως την άσκηση).
- Αν απαιτείται σύνδεση με τη σειριακή θύρα, τότε διαβάστε το αρχείο "USB-Serial-Connection-Spartan3A.pdf".
- Στις 2 πάνω άκρες της πλακέτας θα δείτε δεξιά τον διακόπτη "Run-Suspend" και στα αριστερά τον διακόπτη "On-Off". Για να μπορέσετε να περάσετε το bitstream στην πλακέτα πρέπει ο διακόπτης "Run-Suspend" να βρίσκεται στο Suspend. Στη συνέχεια γυρίστε τον διακόπτη στο "Run".
- **ΠΡΟΣΟΧΗ:** Κάθε φορά που γυρνάτε τον διακόπτη "On-Off" στο "Off" το bitstream χάνεται και πρέπει όπως πριν να ξανακάνετε program, το οποίο όμως διαρκεί μερικά δευτερόλεπτα.
- Σε επόμενα εργαστήρια θα τοποθετήσετε έναν soft core επεξεργαστή στο FPGA. Σε αυτή την περίπτωση το program πρέπει να γίνεται πάντα με την επιλογή "bootloop" (αν σας εμφανιστεί αυτή η επιλογή), το οποίο σημαίνει πως η πλακέτα είναι έτοιμη να δεχτεί αρχεία .elf, τα οποία παράγονται από τη διαδικασία compilation των αρχείων .c.

- Μελετήστε το αρχείο “**ug334.PDF**” στα έγγραφα του μαθήματος, το οποίο περιγράφει την πλακέτα του εργαστηρίου, μαζί με το constraints pins (ποια pins συνδέονται σε ποια έξοδο ή είσοδο).
- Τα στοιχεία της πλακέτας είναι:

**Spartan 3A Starter Kit,
Atmel AT45DB161D DataFlash PROM,
Device: XC3S700A
IC: XCF04S Platform Flash PROM και FGG484**

5. Εκπόνηση εργαστηρίου

[Οι αριθμοί μέσα στις αγκύλες, αναφέρονται στις σελίδες του οδηγού.]

5.1 Εφαρμογή: Μεταφορά της τιμής ενός διακόπτη slide switch σε led εξόδου

- [1-11] Μελετήστε τις σελίδες 1-11 οι οποίες περιγράφουν την πλακέτα που θα εργαστείτε (αν και η περιγραφή αναφέρεται στην πλακέτα *Spartan 3E*, η πλακέτα του εργαστηρίου *Spartan 3A* είναι παρόμοια).
- [12] Δημιουργήστε ένα νέο project με το δικό σας αριθμό μητρώου.

Παραδοτέο C1: Screenshot με το νέο project

- [13] Επιλέξτε τις κατάλληλες ρυθμίσεις για την πλακέτα Spartan 3A που έχουμε.
- [14-17] Ακολουθήστε τα βήματα του οδηγού για την πλακέτα του εργαστηρίου.
- [18-19] Χρησιμοποιήστε το αρχείο περιγραφής της πλακέτας Spartan 3A (δείτε οδηγίες προηγούμενως) για να βρείτε τα αντίστοιχα constraints. Ενδέχεται να είναι διαφορετικά από αυτά που αναφέρονται σε αυτή τη σελίδα. Σημειώστε, ότι το όνομα του NET μπορείτε να το τροποποιήσετε, π.χ. αντί για clk μπορεί να είναι myclk. Θα πρέπει όμως να αντιστοιχούν στις θύρες (PORT) της περιγραφής VHDL. Για την προσθήκη των constraints, κάνετε δεξί κλικ στο **Hierarchy** → **New Source**, επιλέγετε “Implementation Constrains File” και τοποθετείτε ένα όνομα για το αρχείο.

Παραδοτέο C2: Αρχείο UDF

- [20-26] Ακολουθήστε τα βήματα του οδηγού.
- [27-35] Κατά τον προγραμματισμό του FPGA το IMPACT θα αναγνωρίσει 2 modules (όχι 3 όπως στο Spartan 3E).

Σε αυτό το σημείο θα πρέπει να έχετε τα εξής παραδοτέα: screenshots που δείχνουν την επιτυχή έκβαση compilation, **synthesis, fpga program, power estimation report, device utilization report, performance summary report, rtl schematic, assign package pins (από user constrains), maximum operation frequency**

Παραδοτέο C3: Screenshots που δείχνουν την επιτυχή έκβαση compilation

Μόλις βεβαιωθείτε για την επιτυχία αυτής της άσκησης ενημερώστε το διδάσκοντα, στον οποίο θα κάνετε επίδειξη ορθής λειτουργίας της πλακέτας.

5.2 Εφαρμογή: Πολυπλέκτης 2 σε 1

- [37-55] Ακολουθήστε τις οδηγίες. Όταν απαιτείται η εισαγωγή κάποιου constrain να συμβουλευέστε το αρχείο περιγραφής της πλακέτας του εργαστηρίου.

Σε αυτό το σημείο θα πρέπει να έχετε τα εξής παραδοτέα: screenshots που δείχνουν την επιτυχή έκβαση **compilation, synthesis, fpga program, power estimation report, device utilization report, performance summary report, rtl schematic, assign package pins (από user constrains), maximum operation frequency.**

Παραδοτέο C4: Screenshots που δείχνουν την επιτυχή έκβαση compilation

Μόλις βεβαιωθείτε για την επιτυχία αυτής της εργαστηριακής άσκησης ενημερώστε το διδάσκοντα στον οποίο θα κάνετε επίδειξη ορθής λειτουργίας της πλακέτας ή αν αυτό δεν είναι δυνατό, μαγνητοσκοπήστε έως 10 δευτερόλεπτα, με ηχητική περιγραφή, την επίδειξη ορθής λειτουργίας.

Ποια είναι η μέγιστη συχνότητα λειτουργίας της 1ης εφαρμογής, και ποιο είναι το κρίσιμο μονοπάτι που το καθορίζει; _____ (A1)

Ποια είναι η μέγιστη συχνότητα λειτουργίας της 2ης εφαρμογής, και ποιο είναι το κρίσιμο μονοπάτι που το καθορίζει; _____ (A2)

Τέλος Α' μέρους (η άσκηση συνεχίζεται σε επόμενο φυλλάδιο)